

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 10 月 17 日  
Application Date

申請案號：092128781  
Application No.

申請人：威盛電子股份有限公司  
Applicant(s)

局長  
Director General

蔡練生

發文日期：西元 2003 年 12 月 11 日  
Issue Date

發文字號：09221260600  
Serial No.

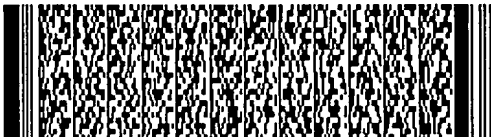
92128781

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

## 發明專利說明書

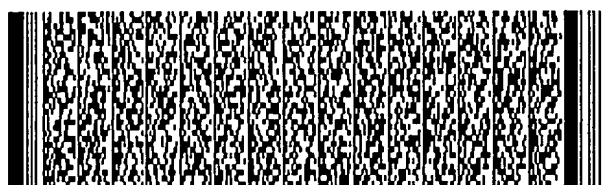
一、 發明名稱	中 文	測試裝置
	英 文	
二、 發明人 (共1人)	姓 名 (中文)	1. 黃暉傑
	姓 名 (英文)	1.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 台北縣新店市中正路五三三號八樓
	住居所 (英 文)	1.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 威盛電子股份有限公司
	名稱或 姓 名 (英文)	1.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 台北縣新店市中正路五三三號八樓 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1.
	代表人 (中文)	1. 王雪紅
	代表人 (英文)	1.



#### 四、中文發明摘要 (發明名稱：測試裝置)

本發明係有關於一種測試裝置，用以測試具通用序列埠介面之電腦週邊裝置，其主要包含有一微處理器；一記憶體，內預設有一韌體程式，且記憶體連接至微處理器；及一控制晶片，具通用序列埠介面控制，連接至處理器，並設有複數個連接埠，用以連接待測之週邊裝置；其中記憶體內之韌體程式，係用以控制微處理器透過控制晶片對待測之週邊裝置進行測試。由於此測試裝置僅利用一微處理器，透過一具通用序列埠介面之控制晶片來連接待測試之各週邊裝置，以對各週邊裝置進行測試，如此在測試各週邊裝置之過程中，利用此簡單之電路架構來達到測試目的，即可有效降低成本及簡化測試流程。

#### 五、英文發明摘要 (發明名稱：)



六、指定代表圖

(一)、本案代表圖為：第\_\_\_\_\_ 2 \_\_\_\_\_ 圖

(二)、本案代表圖之元件代表符號簡單說明：

20 測試裝置

21 週邊裝置A

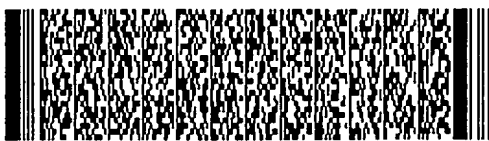
22 記憶體

23 週邊裝置B

24 微處理器

25 週邊裝置Z

26 控制晶片



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得, 不須寄存。



## 五、發明說明 (1)

### 【技術領域】

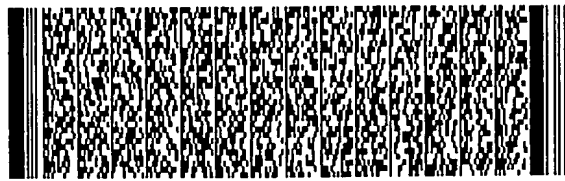
本發明是有關於一種測試裝置，且特別是有關於一種實施於測試具通用序列埠介面之週邊裝置之測試裝置，為僅利用一微處理器來達到測試多個週邊裝置之簡單架構，來達到測試效果。

### 【先前技術】

由於在現今的電腦系統中，通用序列埠介面 (Universal Serial Bus, USB) 的使用已相當的頻繁與廣泛，尤其是在電腦週邊裝置的使用上，佔了大部分的使用率；所以當然地，工廠在生產具通用序列埠介面之週邊裝置後，便需於出貨前對這些裝置作測試工作。

而現階段業界對於測試具通用序列埠介面之週邊裝置的方式，大多利用個人電腦並安裝有具通用序列埠介面之控制卡來測試，請參閱第 1 圖，為習用測試具通用序列埠介面之週邊裝置之方塊示意圖；如圖所示，個人電腦系統 10，其內安裝有具通用序列埠介面之控制卡 12，另有待測試之週邊裝置 14 及 16，連接至具通用序列埠介面之控制卡 12，如滑鼠、列表機、數位相機、Memory Stick 等等，各式各樣具通用序列埠介面之週邊裝置。

個人電腦 10 安裝驅動程式後，再利用測試軟體對週邊裝置 14 及 16 進行測試，來確認其是否為正常，當然若測試過後電腦判斷為不良，則無法通過測試，如此便達到測試週邊裝置是否正常為可出廠的目的。



## 五、發明說明 (2)

然，在進行此測試過程中，所須具備的設備至少需要一台個人電腦，且須安裝相關之驅動程式及測試軟體，對於目前業界在追求低成本高效率的同時，實在不符合時代的潮流。

因此，如何針對上述習用測試具通用序列埠介面之週邊裝置的缺點，以及使用時所發生的問題提出一種新穎的解決方案，設計出一種可有效利用資源的構造，不僅可有效降低設備成本，且可簡化測試流程提高測試效率，長久以來一直是使用者殷切盼望及本發明人欲行解決之困難點所在，而本發明人基於多年從事於資訊產業的相關研究、開發、及銷售之實務經驗，乃思及改良之意念，經多方設計、探討、試作樣品及改良後，終於研究出一種測試裝置，以解決上述之問題。

### 【發明內容】

有鑑於此，本發明的目的係在提供一種測試裝置，僅利用一微處理器透過一具通用序列埠介面之控制晶片來連接待測試之週邊裝置，以達到測試此週邊裝置時，降低成本及簡化測試流程之目的。

根據本發明的目的，提出一種測試裝置。此裝置包括有一微處理器；一記憶體，內預設有一韌體程式，且記憶體連接至微處理器；及一控制晶片，具通用序列埠介面控制，連接至處理器，並設有複數個連接埠，用以連接待測之週邊裝置；其中記憶體內之韌體程式，係用以控制微處



### 五、發明說明 (3)

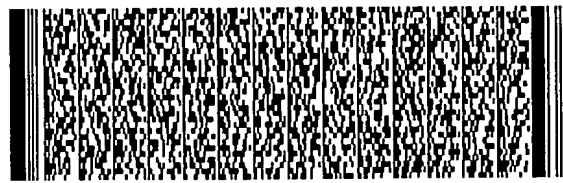
理器透過控制晶片對待測之週邊裝置進行測試。

#### 【實施方式】

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

請參閱第2圖及第3圖，為本發明一較佳實施例測試裝置之方塊示意圖及其測試流程圖；如圖所示，測試裝置20包含有一微處理器24，連接一控制晶片26，此控制晶片26為用以控制通用序列埠介面，且另有一記憶體22，用以儲存程式與資料，亦連接至微處理器24，以供微處理器24存取使用；而數個待測之週邊裝置A 21，週邊裝置B 23，及週邊裝置Z 25，則連接至控制晶片26，其各週邊裝置皆為具通用序列埠介面之裝置，如此微處理器24便可透過控制晶片26來對各週邊裝置進行測試。

其中記憶體22內預設有一測試封包，及韌體程式，用以提供微處理器24測試程序；首先，依據韌體程式，微處理器24發出一測試封包，透過控制晶片26傳至各週邊裝置，即第2圖中之週邊裝置A 21，週邊裝置B 23，及週邊裝置Z 25，如步驟300所示；接著，當各週邊裝置，收到此測試封包後，便經控制晶片26回傳至微處理器24，如步驟310所示，最後微處理器24再依據韌體程式來判斷此測試封包與記憶體22內預設之測試封包是否相同，如步驟320所示；而若相同，則表示此週邊裝置係為正成，為可出廠





#### 五、發明說明 (4)

，如步驟322所示；反之，則進行淘汰等作業，如步驟324所示。

如此，利用本發明此一簡單之電路架構，即可有效測試各週邊裝置，並達到降低成本之效果，同時，由於可一次測試多數個週邊裝置，亦可達到簡化流程提高效率之目的。

綜上所述，本發明係有關於一種測試裝置，為可僅利用一微處理器，透過一具通用序列埠介面之控制晶片來連接待測試之週邊裝置，以達到測試此週邊裝置時，降低成本及簡化流程之目的。

綜上所述，雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

#### 圖號簡單說明：

- 10 個人電腦
- 12 具通用序列埠介面之控制卡
- 14 週邊裝置
- 16 週邊裝置
- 20 測試裝置
- 21 週邊裝置A
- 22 記憶體



五、發明說明 (5)

23 週邊裝置B

24 微處理器

25 週邊裝置Z

26 控制晶片

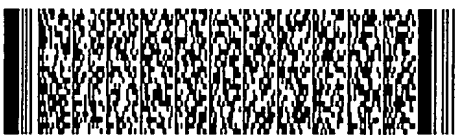


圖式簡單說明

第 1 圖：係習用測試具通用序列埠介面之週邊裝置之方塊示意圖；

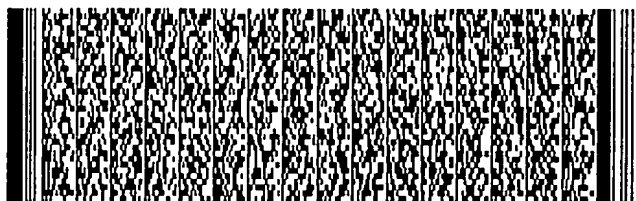
第 2 圖：係本發明一較佳實施例測試裝置之方塊示意圖；  
及

第 3 圖：係本發明一較佳實施例測試裝置之測試流程圖。



## 六、申請專利範圍

1. 一種測試裝置，係測試於具通用序列埠介面之週邊裝置，包括有：
  - 一微處理器；
  - 一記憶體，內預設有一韌體程式，且該記憶體連接至該微處理器；及
  - 一控制晶片，具通用序列埠介面控制，連接至該處理器，並設有複數個連接埠，用以連接待測之該週邊裝置；其中該記憶體內之該韌體程式，係用以控制該微處理器透過該控制晶片對該待測之該週邊裝置進行測試。
2. 如申請專利範圍第1項所述之測試裝置，其中該記憶體內更設有一測試封包。
3. 如申請專利範圍第2項所述之測試裝置，其中該微處理器係可發出該測試封包，並透過該控制晶片至待測之該週邊裝置。
4. 如申請專利範圍第3項所述之測試裝置，其中該週邊裝置於收到該測試封包後，回傳至該微處理器，以讓該微處理器判斷是否與預設之該測試封包相同。
5. 一種測試裝置，係實施於至少一週邊裝置，其中該週邊裝置具通用序列埠介面，該測試裝置包含有：
  - 一微處理器，內設有一記憶體，該記憶體存有一預設韌體程式；及
  - 一控制晶片，具通用序列埠介面控制，連接該微處理



## 六、申請專利範圍

器；

其中該控制晶片設有複數個連接埠，用以連接待測之該週邊裝置。

- 6．如申請專利範圍第5項所述之測試裝置，其中該記憶體內更設有一測試封包。
- 7．如申請專利範圍第6項所述之測試裝置，其中該微處理器係可發出該測試封包，並透過該控制晶片至待測之該週邊裝置。
- 8．如申請專利範圍第7項所述之測試裝置，其中該週邊裝置於收到該測試封包後，回傳至該微處理器，以讓該微處理器判斷是否與預設之該測試封包相同。
- 9．一種測試裝置，用以測試至少一週邊裝置，其中該週邊裝置具通用序列埠介面，其主要特徵係包含有一微處理器及一控制晶片，該微處理器係透過該控制晶片與待測之該週邊裝置連接。
- 10．如申請專利範圍第9項所述之測試裝置，其中該控制晶片係為一具通用序列埠控制晶片。
- 11．如申請專利範圍第9項所述之測試裝置，其尚包含有一韌體程式，用以控制該微處理器測試該週邊裝置。
- 12．如申請專利範圍第11項所述之測試裝置，其中該微處理器係可發出一預設之測試封包，並透過該控制晶片至待測之該週邊裝置。
- 13．如申請專利範圍第12項所述之測試裝置，其中該週邊裝置於收到該測試封包後，回傳至該微處理器，以讓

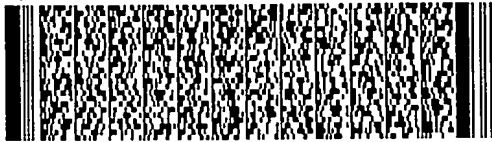


六、申請專利範圍

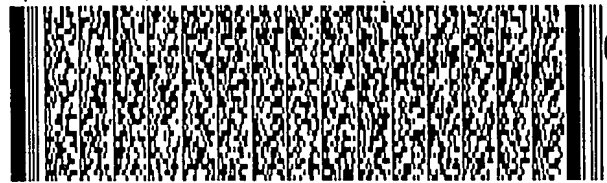
該微處理器判斷是否與預設之該測試封包相同。



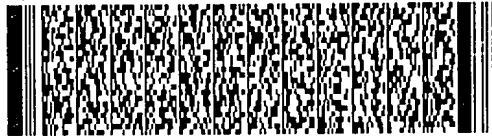
第 1/13 頁



第 2/13 頁



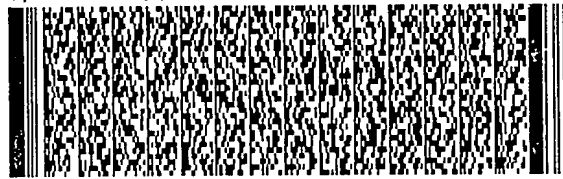
第 3/13 頁



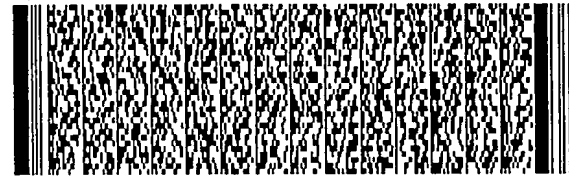
第 4/13 頁



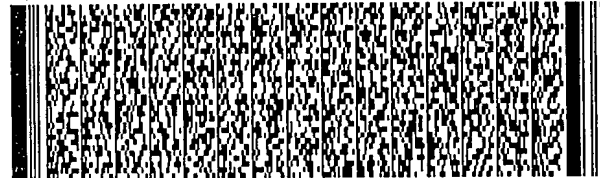
第 5/13 頁



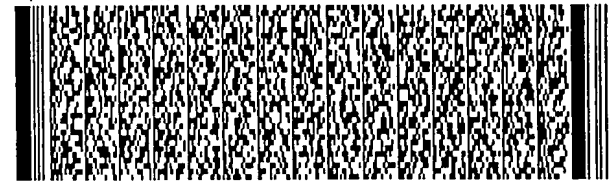
第 5/13 頁



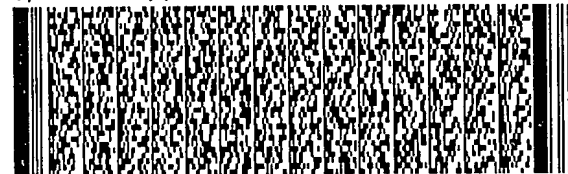
第 6/13 頁



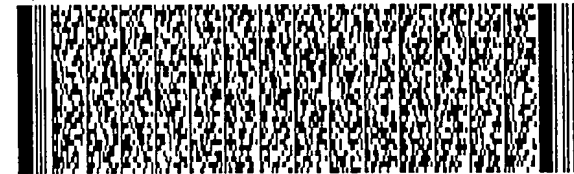
第 6/13 頁



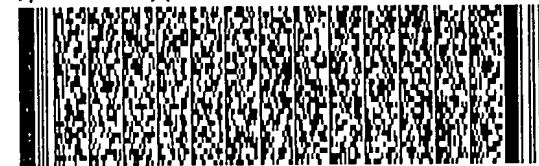
第 7/13 頁



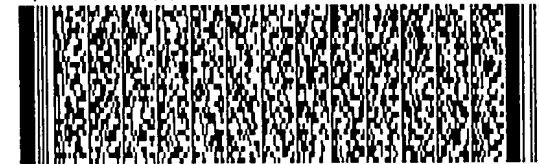
第 7/13 頁



第 8/13 頁



第 8/13 頁



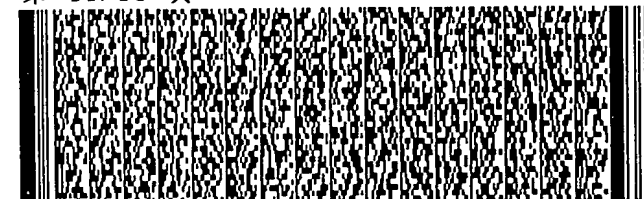
第 9/13 頁



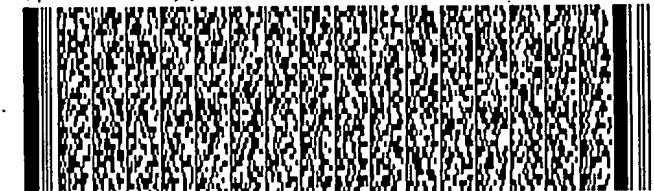
第 10/13 頁



第 11/13 頁

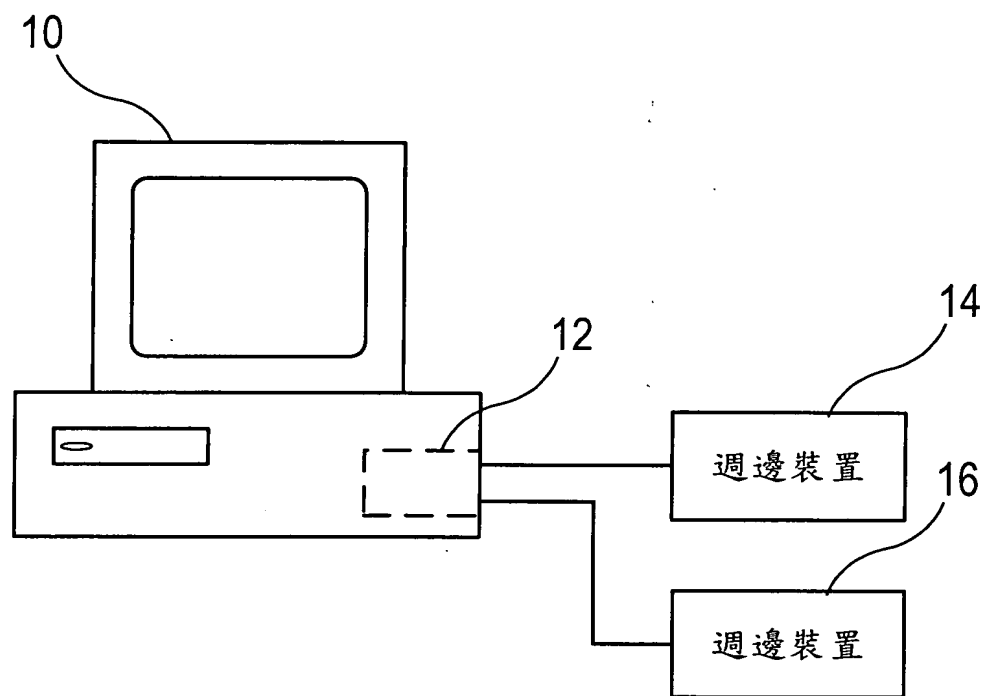


第 12/13 頁

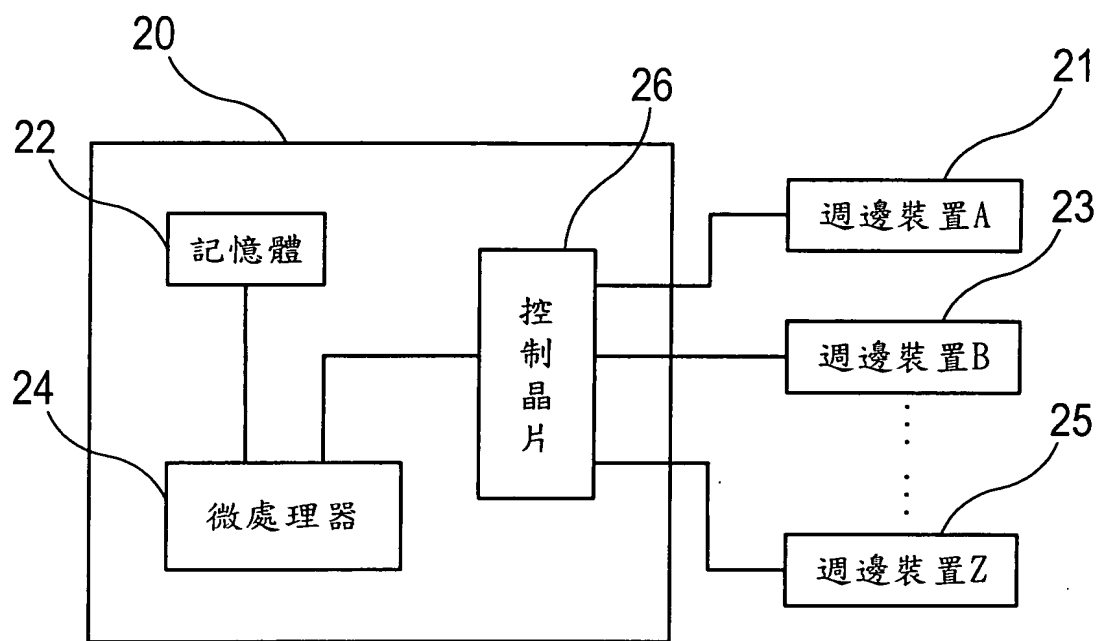




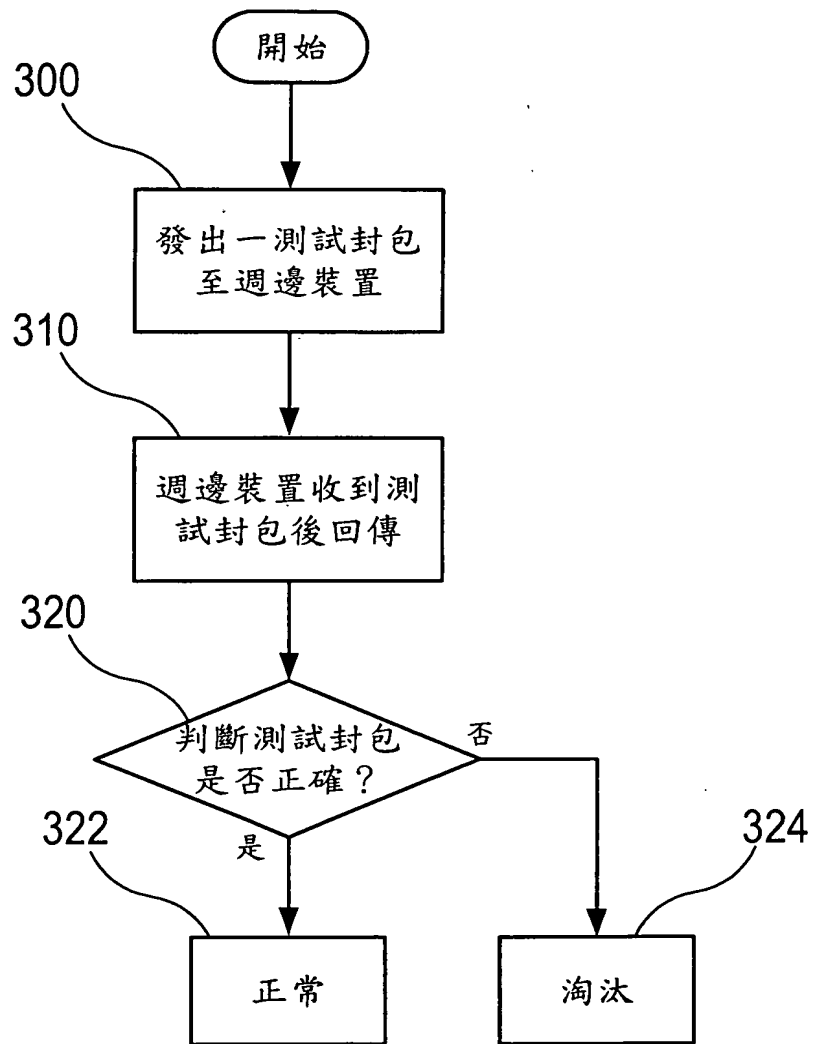




第 1 圖  
(習用技術)



第 2 圖



第 3 圖